

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-125186

(43)Date of publication of application : 28.04.2000

(51)Int.CI. H04N 5/238
G03B 7/093
// G03B 19/02

(21)Application number : 10-296666

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 19.10.1998

(72)Inventor : TSUJINO KAZUHIRO

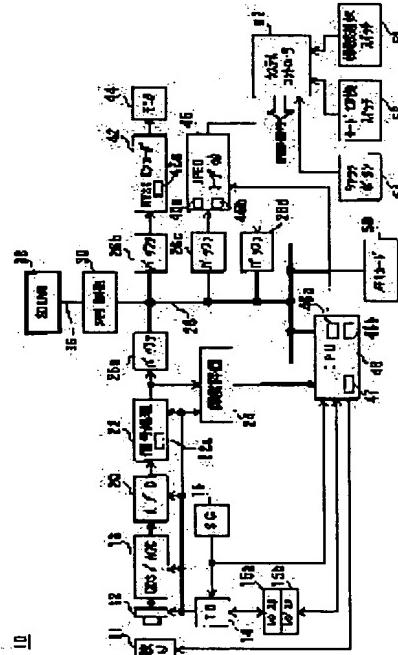
KAKU JUNYA

(54) DIGITAL CAMERA

(57)Abstract:

PROBLEM TO BE SOLVED: To properly attain consecutive shot in a fast timing by updating a shutter speed in a prescribed timing based on a vertical synchronizing signal.

SOLUTION: A TG 14 reads shutter speed data from a register 15a in response to a vertical synchronizing signal outputted from an SG 16 and controls exposure of a CCD imager at this shutter speed. Data in the register 15a are updated in a prescribed timing based on a vertical synchronizing signal. As a result, an object is consecutively photographed by different exposure values.



LEGAL STATUS

[Date of request for examination] 17.11.1999

[Date of sending the examiner's decision of rejection] 21.01.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3443341

[Date of registration]	20.06.2003
[Number of appeal against examiner's decision of rejection]	2003-02560
[Date of requesting appeal against examiner's decision of rejection]	19.02.2003
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2000-125186
(P2000-125186A)

(43)公開日 平成12年4月28日(2000.4.28)

(51) Int.Cl.⁷
H 0 4 N 5/238
G 0 3 B 7/093
// G 0 3 B 19/02

識別記号

F I
H 0 4 N 5/238
G 0 3 B 7/093
19/02

テマコート®(テマコ)

審査請求 有 請求項の数10 O.L. (全 14 頁)

(21) 出願番号 特願平10-296666

(22)出願日 平成10年10月19日(1998. 10. 19)

(71) 出願人 000001889
三洋電機株式会社
大阪府守口市京阪本通2丁目5番5号

(72) 発明者 辻野 和廣
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72) 発明者 郭 順也
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

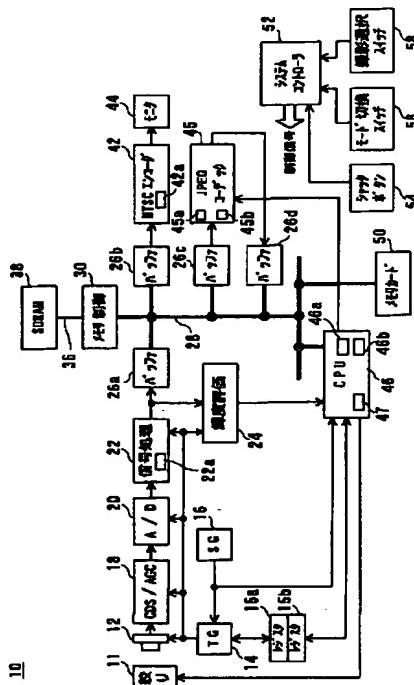
(74) 代理人 100090181
弁理士 山田 義人

(54) 【発明の名称】 ディジタルカメラ

(57) 【要約】

【構成】 TG14は、SG16から出力された垂直同期信号に応答してレジスタ15aからシャッタ速度データを読み出し、このシャッタ速度でCCDイメージャの露光を制御する。レジスタ15aのデータは、垂直同期信号に基づいて、所定タイミングで更新される。この結果、互いに異なる露光量で、被写体が連続撮影される。

【効果】 垂直同期信号に基づいて所定タイミングでシャッタ速度データを更新するため、速いタイミングでかつ適切に連続撮影を行える。



1

【特許請求の範囲】

【請求項1】互いに異なる露光量で被写体を連続撮影するデジタルカメラにおいて、タイミング信号を発生する発生手段、露光量データを保持する保持手段、前記タイミング信号に応答して前記露光量データによる露光を行う露光手段、および前記タイミング信号に基づいて前記露光量データを更新する更新手段を備えることを特徴とする、デジタルカメラ。

【請求項2】被写体像に対応する電荷を生成するCCDイメージャをさらに備え、前記露光手段は前記CCDイメージャの電荷蓄積期間を前記露光量データに従って制御する、請求項1記載のデジタルカメラ。

【請求項3】前記連続撮影を指示する指示手段をさらに備え、前記更新手段は、前記指示手段の指示に応答して前記タイミング信号をカウントするカウンタ、および前記カウンタのカウント値に従って前記露光量データを更新するデータ更新手段を含む、請求項1または2記載のデジタルカメラ。

【請求項4】前記更新手段は、次露光量データを算出する算出手段、および現露光量データを前記次露光量データに変更する変更手段を含む、請求項1または2記載のデジタルカメラ。

【請求項5】前記現露光データによる現露光が終了した後に前記現露光データを待避させる第1待避手段、および前記タイミング信号に基づいて前記現露光データを現撮影画像とともに記録する記録手段をさらに備える、請求項4記載のデジタルカメラ。

【請求項6】前記記録手段は、前記タイミング信号に基づいて現撮影画像データを特定する特定手段、前記第1待避手段によって待避された前記現露光データを取り出す取り出し手段、および前記現撮影画像データおよび前記現露光データを互いに関連づけて記録するデータ記録手段を含む、請求項5記載のデジタルカメラ。

【請求項7】前記データ記録手段は、前記現撮影画像データに圧縮を施す圧縮手段、前記圧縮手段によって生成された現圧縮画像データを前記現露光量データとともに現画像ファイルに収納する収納手段、および前記現画像ファイルを記録媒体に記録するファイル記録手段を含む、請求項6記載のデジタルカメラ。

【請求項8】前撮影画像データを圧縮したときの前圧縮率および前圧縮画像データのデータサイズに基づいて現圧縮率を算出する算出手段、および前記現圧縮率を待避させる第2待避手段をさらに備え、前記圧縮手段は、前記第2待避手段によって待避された前記現圧縮率によって前記現撮影画像データに圧縮を施す、請求項7記載のデジタルカメラ。

【請求項9】前記収納手段は現圧縮率データも前記現画

2

像ファイルに収納する、請求項8記載のデジタルカメラ。

【請求項10】前記連続撮影の終了後に所定期間前記露光量を調整する調整手段をさらに備える、請求項1ないし9のいずれかに記載のデジタルカメラ。

【請求項11】前記露光量データは、シャッタ速度データおよびアイリスデータの少なくとも一方を含む、請求項1記載のデジタルカメラ。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】この発明は、デジタルカメラに関する、特にたとえば露光量を変えながら被写体を連続撮影する、デジタルカメラに関する。

【0002】

【従来の技術】銀鉛カメラが備える機能の1つに、露光量を変えながら被写体を連続撮影する連写機能がある。この機能を用いれば、少なくとも1回は最適露光量で被写体を撮影することができる。銀鉛カメラでは露光と同時に記録が完了するため、このような連写時の撮影タイミングは、フィルムの送り速度に比例して高速化できた。

【0003】

【発明が解決しようとする課題】しかし、デジタルカメラでは、CCDイメージャの露光およびCCDイメージャからの画素信号の転送処理にそれぞれ1フレーム期間確保する必要があり、この2つの処理だけでも2フレーム期間かかってしまう。このため、記録に要する時間も考慮すると、銀鉛カメラに比べて撮影タイミングが遅くなっていた。

【0004】

一方、露光、転送および記録の各処理は互いに独立しているため、前回の撮影処理の一部と今回の撮影処理の一部を重複させれば、撮影タイミングを速くすることができる。しかし、上述の連写機能では、各撮影時の露光量を変える必要がある。このため、それぞれの撮影処理に重複期間を設けると、露光量を適切に更新できず、連写機能がうまく動作しないおそれがある。

【0005】

それゆえに、この発明の主たる目的は、連写時の撮影タイミングを高速化でき、かつ露光量を適切に更新できる、デジタルカメラを提供することである。

【0006】

【課題を解決するための手段】この発明は、互いに異なる露光量で被写体を連続撮影するデジタルカメラにおいて、タイミング信号を発生する発生手段、露光量データを保持する保持手段、タイミング信号に応答して露光量データによる露光を行う露光手段、およびタイミング信号に基づいて露光量データを更新する更新手段を備えることを特徴とする、デジタルカメラである。

【0007】

【作用】発生手段はタイミング信号を発生し、保持手段

50

は露光量データを保持する。露光手段は、発生手段から出力されたタイミング信号に応答して、保持手段に保持された露光量データによる露光を行う。また、更新手段は、タイミング信号に基づいて露光量データを更新する。

【0008】この発明のある局面では、露光手段は、CCDイメージャの電荷蓄積期間を露光量データに従って制御する。この発明の他の局面では、連続撮影は指示手段によって指示される。更新手段では、カウンタが指示手段の指示に応答してタイミング信号をカウントし、データ更新手段が、カウンタのカウント値に従って露光量データを更新する。

【0009】この発明のその他の局面では、更新手段は、算出手段によって次露光量データを算出し、データ更新手段によって現露光量データを次露光量データに更新する。この発明のある実施例では、現露光データによる現露光が終了すると、第1待避手段が現露光量データを待避させる。記録手段は、タイミング信号に基づいて、現露光量データを現撮影画像とともに記録する。

【0010】記録手段では、特定手段が、タイミング信号に基づいて現撮影画像データを特定し、取り出し手段が、タイミング信号に基づいて現露光データを取り出す。そして、記録手段が、現撮影画像データおよび前記現露光データを互いに関連づけて記録する。前記データ記録手段では、現撮影画像データに圧縮手段による圧縮が施され、これによって生成された現圧縮画像データが、現露光量データとともに現画像ファイルに収納される。このような現画像ファイルが、記録媒体に記録される。

【0011】現圧縮率は、前撮影画像データを圧縮したときの前圧縮率および前圧縮画像データのデータサイズに基づいて算出される。算出された圧縮率は、一時的に待避される。圧縮手段は、待避された現圧縮率によって現撮影画像データに圧縮を施す。なお、現圧縮率データもまた、現画像ファイルに収納される。この発明のさらにその他の局面では、連続撮影が終了すると、調整手段が所定期間だけ露光量を調整する。

【0012】

【発明の効果】この発明によれば、保持手段によって保持される露光量データをタイミング信号に基づいて更新するにしたため、連写時の撮影タイミングを高速化でき、かつ露光量を適切に更新できる。この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の実施例の詳細な説明から一層明らかとなろう。

【0013】

【実施例】図1を参照して、この実施例のデジタルカメラ10は、CCDイメージャ12を含む。CCDイメージャ12の前面には、図示しない色フィルタが装着される。被写体の光像は、この色フィルタを通してCCD

イメージャ12に照射される。

【0014】オペレータがモード設定スイッチ56をカメラ側に設定すると、システムコントローラ52が、カメラモードを設定する。すると、CPU46がシグナルジェネレータ(SG)16を起動し、シグナルジェネレータ(SG)16から水平同期信号および垂直同期信号が出力される。TG14は、垂直同期信号に応答してレジスタ15aからシャッタ速度データを読み出し、このシャッタ速度データに従って露光量を制御する。具体的には、CCDイメージャ12の電荷蓄積期間を、いわゆる電子シャッタ方式で制御する。TG14はまた、プログレッシブスキャン方式で電荷の垂直転送および水平転送を行い、CCDイメージャ12からプログレッシブスキャンカメラ信号を読み出す。垂直同期信号は1/30秒毎に生成され、この結果、各フレームのカメラ信号が、1/30秒毎にCCDイメージャ12から出力される。

【0015】なお、この実施例のCCDイメージャ12では、前フレームで得られた画素の転送と現フレームの露光とが、同じフレーム期間に実行される。CCDイメージャ12から出力されたカメラ信号は、各画素がいずれか1つの色成分をもつ信号である。このようなカメラ信号が、CDS/AGC回路18で周知のノイズ除去およびレベル調整を施され、その後A/D変換器20でデジタル信号であるカメラデータに変換される。信号処理回路22は、A/D変換器20から出力されたカメラデータに4:2:2の比率でYUV変換を施し、YUVデータを生成する。

【0016】輝度評価回路24は、生成されたYUVデータのうちYデータのみを取り込み、中央重点測光によって被写体の輝度を評価する。そして、輝度評価値をCPU46に入力する。CPU46は、輝度評価値に基づいて最適露光量が得られるシャッタ速度を算出し、対応するシャッタ速度データをレジスタ15aに書き込む。このような処理が各フレームで実行され、シャッタ速度は常に最適値に更新されていく。

【0017】なお、CDS/AGC回路18、A/D変換器20、信号処理回路22および輝度評価回路24の動作タイミングも、TG14によって制御される。信号処理回路22から出力されたYUVデータは、バッファ26aにも与えられる。バッファ26aは、デュアルポートのSRAMによって構成され、かつ128画素分のYUVデータに相当する容量をもつ。このようなバッファ26aへの書き込み動作は、信号処理回路22に設けられたバッファ書き込み回路22aによって行われる。

【0018】バッファ26aに書き込まれたYUVデータは、後続のYUVデータによって上書きされる前に、メモリ制御回路30によって読み出される。メモリ制御回路30は、読み出されたYUVデータをバス28を介して取り込み、その後バス36を介してSDRAM38

に書き込む。読み出しクロックレートは書き込みクロックレートの4倍に設定され、バス28および36は、バッファ26aからSDRAM38へのYUVデータの転送に、全体の1/4の期間だけ占有される。

【0019】SDRAM38への書き込み動作を、図2を用いて具体的に説明する。信号処理回路22に含まれる読み出しリクエスト発生回路22bは、所定タイミングで読み出しリクエストを発生する。一方、NTSCエンコーダ42に含まれる書き込みリクエスト発生回路42bも、所定タイミングでリクエストを発生する。このようなリクエストは、JPEGコーデック45やCPU46からも出力される。複数のリクエストが調停回路30aに入力されたとき、調停回路30aは各リクエストを調停し、いずれかのリクエストに対応するスタート信号を処理回路30bに与える。

【0020】スルー画像の出力時、CPU46は、AND回路22cおよび42cにハイレベルのゲート信号を与える。これによってゲートが開かれ、信号処理回路22からの読み出しリクエストおよびNTSCエンコーダ42からの書き込みリクエストが調停回路30aに入力される。信号処理回路22からの読み出しリクエストを処理するとき、処理回路30bは、スタート信号に応答してアドレス信号をバッファ26aに与え、バッファ26aからYUVデータを読み出す。そして、読み出したYUVデータをバス36を介してSDRAM38に書き込む。処理回路30bは、64画素分のYUVデータの書き込みが完了する毎にエンド信号を調停回路30aに出力し、バス28および36を開放する。調停回路32aは次のリクエストの処理に移る。このようにして信号処理回路22からの読み出しリクエストが複数回処理され、1フレーム分のYUVデータが1/30秒かけてSDRAM38に書き込まれる。

【0021】NTSCエンコーダ42からの書き込みリクエストを処理するとき、処理回路30bは、YUVデータをSDRAM38から読み出し、バッファ26bに書き込む。処理回路30bは、上述と同様に、64画素分のYUVデータの読み出しが完了した時点でエンド信号を発生する。このような処理が繰り返され、1フレーム分のYUVデータが1/30秒かけてSDRAM38から読み出される。なお、バッファ26bもまた、デュアルポートのSRAMによって構成され、128画素分のYUVデータを格納できるだけの容量を持つ。

【0022】NTSCエンコーダ42に設けられたバッファ読み出し回路42aは、バッファ42に格納されたYUVデータを書き込み時の1/4倍のクロックレートで読み出す。さらに、読み出したYUVデータを、NTSCフォーマットでエンコードする。エンコードされたデータは図示しないD/A変換器でアナログ信号に変換され、モニタ44に出力される。この結果、モニタ44にスルー画像が表示される。

【0023】以上のように、スルー画像を出力するときは、YUVデータはDMAでバッファ26aおよび26bならびにSDRAM38にアクセスされる。つまり、CPU46は、カメラモード設定時にSG16を起動し、信号処理回路22およびNTSCエンコーダ42に所定レベルの制御信号を与え、所定タイミングでシャッタ速度データを更新する以外、画像データの処理に関与することはない。

【0024】オペレータが撮影選択スイッチ58を操作すると、1枚撮影モードおよび連写モードのいずれか一方が選択される。1枚撮影モードはシャッタボタン54が1回押される毎に撮影を1回だけ行うモードであり、連写モードはシャッタボタン54が1回押される毎に7回の連続撮影を行うモードである。オペレータが1枚撮影モードを選択してシャッタボタン54を押すと、CPU46は、図2に示すAND回路42cへのゲート信号をローレベルに落とし、書き込みリクエストにゲートをかける。この結果、SDRAM38からのYUVデータの読み出しが中止される。信号処理回路22からは、引き続きYUVデータが出力され、SDRAM38への書き込みが継続される。

【0025】CPU46は、シャッタボタン54の操作後に輝度評価回路24から出力される輝度評価値を取り込み、この輝度評価値から最適シャッタ速度および最適アイリスを算出する。そして、最適シャッタ速度データをレジスタ15aに書き込むとともに、最適アイリスデータに従って絞りユニット11の絞り量を変更する。最適シャッタ速度および最適アイリスの設定後に生成された1フレーム分のYUVデータがSDRAM38に書き込まれると、CPU46は、図2に示すAND回路22cへのゲート信号もローレベルに落とす。これによって、読み出しリクエストにもゲートがかけられ、SDRAM38への書き込み動作が中止される。このようにしてSDRAM38に格納されたYUVデータが、以下に説明するJPEG圧縮を経てメモリカード50に記録される。なお、記録処理が施されるYUVデータを、説明の便宜上、撮影画像データと定義する。

【0026】図2を参照して、CPU46は、JPEGコーデック45に設けられたAND回路45cおよび45dにハイレベルのゲート信号を入力する。このため、書き込みリクエスト発生回路45aおよび読み出しリクエスト発生回路45bから所定タイミングで出力されるリクエストが、AND回路45cおよび45dを介して調停回路30aに与えられる。調停回路30aは、それぞれのリクエストを調停し、所定のスタート信号を処理回路30bに入力する。

【0027】書き込みリクエストの処理時、処理回路30bは、SDRAM38から撮影画像データを読み出し、バス28を介してバッファ26cに書き込む。バッファ26cに書き込まれた撮影画像データは、JPEG

コーデック45に設けられたバッファ読み出し回路45aによって読み出され、JPEG圧縮を施される。生成された圧縮画像データはその後、バッファ書き込み回路45bによってバッファ26dに格納される。処理回路30bは、JPEGコーデック45からの読み出しリクエストに応答して、バッファ26bから圧縮画像データを読み出す。そして、読み出した圧縮画像データを再度SDRAM38に書き込む。このような処理が繰り返された結果、撮影画像データを圧縮した圧縮画像データがSDRAM38に得られる。なお、バッファ26cおよび26dもまた、128画素分のYUVデータを格納できるデュアルポートのSRAMによって構成される。

【0028】CPU46は、SDRAM38に対する圧縮画像データの書き込みが完了した時点で、調停回路30aに対して読み出しリクエストを与える。これに応答して、SDRAM38から圧縮画像データが読み出される。CPU46は、読み出された圧縮画像データを撮影時のシャッタ速度データおよび圧縮時の圧縮率データとともに画像ファイルに収納し、この画像ファイルをメモリカード50に記録する。このようにして、撮影画像の記録処理が完了する。なお、シャッタ速度データを画像ファイルに収納するようにしたのは、デジタルカメラの規格の1つであるexifを満足する必要があるからである。

【0029】以上の説明から分かるように、撮影画像データもまた、DMAでSDRAM38に書き込まれ、かつJPEG圧縮を施される。CPU46は、撮影前にシャッタ速度およびアイリスを更新し、信号処理回路22、JPEGコーデック45およびNTSCエンコーダ42に所定レベルの制御信号を与え、SDRAM38に格納された圧縮画像データをメモリカード50に記録する以外、撮影画像データの処理に関与することはない。

【0030】オペレータが連写モードを選択した場合、互いに異なる露光量で撮影が7回行われ、7フレームの撮影画像データが生成される。そして、それぞれの撮影画像データがJPEG圧縮を経て画像ファイルに収納され、画像ファイルがメモリカード50に記録される。それぞれの撮影処理（露光から記録までの処理）には、3フレーム期間を要する。つまり、露光に1フレーム期間、転送（SDRAM38への書き込み）に1フレーム期間、圧縮を含む記録処理に1フレーム期間が必要となる。しかし、前回の撮影処理が完了してから今回の撮影処理に移行するのでは、連写に時間がかかる。

【0031】このため、この実施例では、撮影タイミングを速くするために、前回の撮影画像の記録処理と今回の撮影画像の露光と同じフレームで実行するようにしている。また、各撮影画像の露光量を変更する必要があるため、レジスタ15aに格納されるシャッタ速度データを所定タイミングで更新している。さらに、互いに関連する撮影画像およびシャッタ速度データと同じ画像フ

イルに書き込むために、露光が終了した後も、シャッタ速度データを別のレジスタ15bに保持するようにしている。

【0032】カメラモードにおいて、CPU46は図3～図7に示すルーチンを処理する。まず、ステップS1でシャッタボタン54が押されたかどうか判断する。ここで“NO”であれば、ステップS3で図7に示すAE処理のサブルーチンを処理し、ステップS1に戻る。このため、スルー画像の出力時も、シャッタ速度の自動調整が実行される。シャッタボタン54が押されると、CPU46はステップS1で“YES”と判断し、次にステップS5で、現モードが1枚撮影モードであるか連写モードであるかを判別する。1枚撮影モードであれば、ステップS7で対応する処理を行いステップS1に戻るが、連写モードであればステップS9に進む。

【0033】ステップS9では、カウンタ47のカウント値nを“1”にセットし、次にステップS11でシャッタ速度データA（=初期値）をレジスタ15aに格納する。その後、ステップS13で垂直同期信号が3回入力されたかどうか判断し、“YES”であればステップS15で輝度評価回路24から輝度評価値を取り込む。つまり、図8から分かるように、シャッタ速度データAが設定された後、その速度での露光Aに1フレーム期間かかり、これによって得られた撮影画像Aの転送に1フレーム期間かかる。垂直同期信号はこの期間に3回発生し、その後にシャッタ速度Aに対応する輝度評価値が得られる。このため、ステップS13で“YES”と判断された後に輝度評価値を取り込む。

【0034】CPU46は、ステップS17で、最適露光量が得られるシャッタ速度およびアイリスを輝度評価値に基づいて算出し、ステップS19で、算出したアイリスを絞りユニット11に設定する。また、ステップS21で最適露光量の-1.5EVとなるシャッタ速度n（=1）を算出し、ステップS23でシャッタ速度データnをレジスタ15aおよび15bに格納する。この後、垂直同期信号が3回入力されると、CPU46はステップS25で“YES”と判断し、ステップS27に進む。垂直同期信号が3回入力される間に、図8に示すシャッタ速度1での露光Bおよびこれによって得られた撮影画像データBの転送（転送B）が行われ、SDRAM38に撮影画像データBが格納される。

【0035】このため、CPU46はステップS27で、JPEGコーデック45に初期値Xbでの圧縮処理を命令する。これに応じて、JPEGコーデック45はメモリ制御回路20に対して撮影画像データBの読み出しをリクエストし、撮影画像データBに初期値Xbでの圧縮処理を施す。JPEGコーデック45はまた、圧縮画像データBの書き込みをメモリ制御回路30にリクエストし、この結果、圧縮画像データBがSDRAM38に書き込まれる。CPU46はその後、ステップS29

で圧縮画像データBの読み出しをメモリ制御回路30にリクエストし、読み出された圧縮画像データBのサイズY_bを検出す。そして、サイズY_b、初期値X_bおよび目標サイズZに基づいて、次回の圧縮率X₁を算出す。具体的には、数1を演算する。その後ステップS30で、算出した圧縮率X₁をレジスタ46aおよび46bに格納する。

【0036】

【数1】 $(Y_b/Z) \times X_b = X_1$

ステップS31では、前回の露光量の+0.5EVとなるシャッタ速度(n+1)を算出し、次にステップS33でこのシャッタ速度データ(n+1)をレジスタ15aに格納する。そして、垂直同期信号が1回入力された後にステップS37に移行し、このステップで撮影画像データnの圧縮処理を行う。図8から分かるように、シャッタ速度(n+1)の設定と同じフレームで、撮影画像データnのSDRAM38への書き込みが行われる。そして、ステップS35で“YES”と判断された時点で、撮影画像データnがSDRAM38に確保される。つまり、撮影画像データnが特定される。CPU46はステップS37で、SDRAM38に格納された撮影画像データnに圧縮処理を施す。このとき、JPEGコードック45には、レジスタ46bに格納された圧縮率X_nを与える。なお、“X_n”の“n”はカウント値nに対応し、撮影画像データ1は上述の圧縮率X₁で圧縮される。

【0037】ステップS37の処理によって圧縮画像データnが得られると、CPU46はステップS39で、圧縮画像データnのサイズY_nを検出し、数2によって次回の圧縮率X(n+1)を算出す。算出した圧縮率X(n+1)は、ステップS40でレジスタ46aに格納される。

【0038】

【数2】 $(Y_n/Z) \times X_n = X_{(n+1)}$

CPU46はその後ステップS41で図6に示すサブルーチンを処理し、圧縮画像データnをレジスタ15bに格納されたシャッタ速度データおよびレジスタ46bに格納された圧縮率データとともにメモリカード50に記録する。つまり、まずステップS151およびS153のそれぞれで、レジスタ15bおよび46bからシャッタ速度データおよび圧縮率データを読み出す。次にステップS155で、読み出したそれぞれのデータを圧縮画像データnとともに画像ファイルnに収納する。そして、ステップS157で画像ファイルnをメモリカード50に記録する。

【0039】図5に戻って、ステップS43ではレジスタ15aのシャッタ速度データをレジスタ15bに待避させ、ステップS44ではレジスタ46aの圧縮率データをレジスタ46bに待避させる。垂直同期信号が1回入力されると、ステップS45でカウント値nが“7”

に等しいかどうか判断する。ここで“YES”であればステップS49に進むが、“NO”であれば、ステップS51でカウント値nをインクリメントしてからステップS31に戻る。この結果、ステップS45で“YES”と判断されるまで、ステップS31～S51の処理が繰り返される。

【0040】図8から分かるように、前撮影画像の記録処理（たとえば記録3）が行われた次のフレームで、次撮影画像のシャッタ速度（シャッタ速度5）がレジスタ15aに設定されるとともに、現撮影画像の転送（転送4）が行われる。そして、その次のフレームで、現撮影画像の記録（記録4）および次撮影画像の露光（露光5）が行われる。レジスタ15aに設定された次撮影画像のシャッタ速度データ（シャッタ速度5）は、次のフレームでレジスタ15bに移され、その2フレーム後に画像ファイルに書き込まれる。つまり、次撮影画像（撮影画像5）の記録と同時に、関連するシャッタ速度が記録される。

【0041】また、前撮影画像（たとえば撮影画像3）の圧縮時に算出された圧縮率データ(X4)がレジスタ46aに格納され、前撮影画像の記録が完了した後にレジスタ46aの圧縮率データ(X4)がレジスタ46bに移される。そして、現撮影画像（撮影画像4）の記録時に、RAM46bに格納された圧縮率データ(X4)によって圧縮処理が実行される。露光量を変更することで撮影画像データのデータ量が変化するため、圧縮率が常に一定であれば、圧縮画像データのデータ量も変化する。このようなデータ量の変動を抑えるために、前圧縮画像データのサイズ、前回の圧縮率および目標サイズに基づいて現撮影画像データの圧縮率を算出している。

【0042】撮影画像の記録処理が7回行われると、CPU46はステップS47で“YES”と判断する。そして、ステップS49でシャッタ速度を最適露光量が得られるシャッタ速度に戻す。つまり、レジスタ15aのデータを最適シャッタ速度データに更新する。最適シャッタ速度が設定されてから2フレーム後に、この最適シャッタ速度に対応する撮影画像データがSDRAM38に得られる。このため、CPU46は、垂直同期信号が2回入力された後にステップS53からS55に進み、ステップS3と同様のAE処理を行う。ステップS57では所定期間（たとえば5フレーム期間）が経過したかどうか判断し、“NO”であればステップS55に戻るが、“YES”であれば、ステップS1に戻る。

【0043】ステップS49で最適シャッタ速度を設定するとはいえ、このシャッタ速度は連写開始直前のステップS17で算出された速度である。つまり、連写終了時点には被写体が変化しており、シャッタ速度が現被写体にとって最適ではない恐れがある。このため、連写終了後にも同様のAE処理を行い、所定期間が経過するまではシャッタボタン54を無効にしている。この結果、

次回の撮影時に正確な輝度評価値を得ることができ、ひいては最適露光量が得られるシャッタ速度およびアイリスを正確に算出することができる。

【0044】図7を参照して、AE処理を詳しく説明する。CPU46はまず、ステップS251で垂直同期信号が入力されたかどうか判断する。ここで“YES”であれば、ステップS253で輝度評価値を取り込み、ステップS255で最適露光量が得られるシャッタ速度を算出する。次にステップS257で、算出された現シャッタ速度から前シャッタ速度を引き算し、両者の差分 ΔS を求める。その後、ステップS259およびS263で差分 ΔS を所定値aおよび-aと比較する。 $\Delta S > a$ であれば、ステップS261で前シャッタ速度に所定値aを加算した値を現シャッタ速度とし、 $\Delta S < a$ であれば、ステップS263で前記シャッタ速度から所定値aを引き算した値を現シャッタ速度とする。一方、ステップS259およびS263のいずれでも“NO”であれば、現シャッタ速度の変更は行わない。その後、ステップS267で現シャッタ速度をレジスタ15aに格納し、リターンする。このようにして、シャッタ速度が常に最適値に合わせられる。

【0045】図9を参照して、他の実施例のデジタルカメラ10は、レジスタ15cが追加され、CCDイメージヤ12が現撮影画像の露光と同じフレームで前撮影画像の転送を行い、そしてCPU46が図10～図14に示すルーチンを処理する点を除き、図1実施例と同じである。このため、重複する部分については、可能な限り説明を省略する。

【0046】図15から分かるように、現撮影画像の露光と前撮影画像の転送とが同じフレームで実行され、露光タイミングが図1実施例よりも速くなる。つまり、図1実施例では2フレーム毎に露光が行われるが、この実施例では1フレーム毎に露光が行われる。ただし、TG14が垂直同期信号に応答してレジスタ15aからシャッタ速度データを読み出し、このシャッタ速度で露光を行う点、および露光から記録までに3フレーム期間を要する点は図1実施例と同じである。この結果、各撮影画像の処理に必要な3フレームのうち、2フレームが互いに重複する。換言すれば、次撮影画像の露光、現撮影画像の転送および前撮影画像の記録が、同じフレームで行われる。

【0047】このように信号処理のタイミングが図1実施例と異なるため、CPU46は図10～図14に示すルーチンを処理する。ただし、ステップS61～S81は、図3および図4に示すステップS1～S21と同じである。これらの処理によって、まずアイリスが最適値に設定されるとともに、最適露光量の-1.5EVとなるシャッタ速度1が算出される。

【0048】ステップS83では、シャッタ速度データ1をレジスタ15aおよび15cに格納する。そして、

垂直同期信号が2回入力されると、ステップS85で“YES”と判断し、ステップS87でカウンタ47のカウント値nをインクリメントする。続いて、ステップS89で最適露光量の-1EVとなるシャッタ速度2を算出し、ステップS91でシャッタ速度データ2をレジスタ15aおよび15bに格納する。垂直同期信号がさらに1回入力されると、CPU46はステップS93で“YES”と判断し、ステップS95に進む。

【0049】シャッタボタン54が操作された後、垂直同期信号は合計7回入力され、ステップS93で“YES”と判断された時点では、5フレーム目の露光Bによって得られた撮影画像データBがSDRAM38に格納されている。このためCPU46は、ステップS95で撮影画像データBに圧縮処理を施し、ステップS97で圧縮画像データBのサイズから次回の圧縮処理に用いる圧縮率を算出する。算出した圧縮率データは、ステップS98でレジスタ46aおよび46bに格納される。

【0050】なお、ステップS95では、上述と同様にJPEGコーデック45に初期値Xbによる圧縮を命令し、ステップS97でも、上述の数1に従って次回の圧縮率X1を算出する。ステップS99では、カウント値nが“7”以上であるかどうか判断する。“NO”であれば、ステップS103で前回の露光量の+0.5EVとなるシャッタ速度(n+1)を算出する。一方、“YES”であれば、ステップS101でシャッタ速度(n+1)を最適露光量が得られる速度に戻す。そしてステップS105で、算出したシャッタ速度データ(n+1)をレジスタ15aに格納する。

【0051】なお、1回目のステップS105の処理では、シャッタ速度データ3がレジスタ15aに格納される。このステップS105の処理と上述のステップS83およびS91の処理とによって、レジスタ15a～15cにはシャッタ速度データ3, 2, 1がそれぞれ格納される。つまり、連続する3フレームのシャッタ速度データが、レジスタ15a～15cに格納される。

【0052】垂直同期信号が1回入力されると、CPU46はステップS107で“YES”と判断する。SDRAM38には撮影画像データ(n-1)が格納されているため、CPU46はステップS109で、レジスタ46bの圧縮率データに従って撮影画像データ(n-1)に圧縮処理を施す。さらにステップS111で、圧縮画像データ(n-1)のサイズに基づいて、次回の圧縮率を算出する。このときも、上述の数2によって算出を行う。得られた圧縮率は、ステップS112でレジスタ46aに格納される。

【0053】ステップS113では図14に示すサブルーチンを処理し、圧縮画像データをレジスタ15cに格納されたシャッタ速度データおよびレジスタ46bに格納された圧縮率データ(n-1)と関連付けて記録する。つまり、まずステップS351でレジスタ15cに

待避されたシャッタ速度データを読み出し、次にステップS353でレジスタ46bに待避された圧縮率データを読み出す。続いてステップS355で、読み出したそれぞれのデータと圧縮画像データ(n-1)と同じ画像ファイルに収納する。そして、ステップS357でこの画像ファイルをメモリカード50に記録する。

【0054】CPU46はその後、図13のステップS115でカウント値nが“8”であるかどうか判断する。ここで“NO”であれば、ステップS117でカウンタ47をインクリメントする。続いて、ステップS119でレジスタ15bのデータをレジスタ15cに待避させ、ステップS121でレジスタ15aのデータをレジスタ15bに待避させる。さらに、ステップS123でレジスタ46aのデータをレジスタ46bに待避させ、その後ステップS99に戻る。つまり、レジスタ15bのシャッタ速度データがレジスタ15cに移されることで、次のステップS113において、所望のシャッタ速度データが画像ファイルに書き込まれる。また、レジスタ15aのシャッタ速度データがレジスタ15bに移されるため、次回のステップS105の処理によってシャッタ速度データが消去されることはない。圧縮率データについても、レジスタ46aのデータがレジスタ46bに移されることで、所望の圧縮率での圧縮および所望のデータの記録が可能となり、かつ次圧縮率データによって現圧縮率データが消去されるのを防止できる。

【0055】各シャッタ速度データがレジスタ15a、15bからレジスタ15b、15cにシフトされ、かつ新たに算出されたシャッタ速度データが次のステップS105でレジスタ15aに格納されるため、レジスタ15a～15cには、連続する所定3フレームのシャッタ速度データが常に確保される。図15を参照して、SDRAM38に格納される撮影画像データは、1フレーム毎に更新される。このため、各フレームにおいては、記録処理が完了していない撮影画像が2つずつ存在する。たとえばシャッタ速度5が設定されるフレームでは、撮影画像3は転送中であり、撮影画像4は露光中である。そして、各撮影画像は、露光開始時点から2フレーム後に記録処理を施される。このため、レジスタ15aに格納したシャッタ速度データは、2フレーム期間かけてレジスタ15cに移され、その後画像ファイルに収納される。この結果、互いに関連する圧縮画像データ、シャッタ速度データおよび圧縮率データが、同じ画像ファイルに収納される。

【0056】カウント値nが“8”までインクリメントされると、CPU46はステップS115で“YES”と判断する。そして、垂直同期信号が1回入力されるのを待って、ステップS125のAE処理に移行する。図1実施例では、シャッタ速度を最適値に戻し、かつ垂直同期信号が2回入力されてからAEに移行する。これに対して、この実施例では、カウント値nが“7”に達し

た後に、ステップS101およびS105でシャッタ速度を最適値に戻す。さらに、カウント値nが8をとるときに、ステップS115からS123に移行する。つまり、この実施例では、図5のステップS49と同様のステップが、ステップS99～S121で構成されるループ内に設けられる。

【0057】ステップS125では、図1実施例と同様のAE処理を行う。そして、所定期間経過してからステップS61に戻る。連写が完了してからこのようなAE処理を所定期間行う理由は、図1実施例と同じである。なお、この実施例では、プログラムAEモードにおける動作を説明したため、連写時のアイリスは固定で、露光量はシャッタ速度によって変更している。しかし、シャッタ速度を固定とし、アイリスを徐々に変更するシャッタ速度優先モードにも、この発明を適用できることは言うまでもない。

【0058】また、この実施例では、露光量を電子シャッタ方式で制御するようにしたが、露光量はメカシャッタ方式で制御するようにしてもよい。さらに、この実施例の連写モードは、静止している被写体を異なる露光量で撮影し、露光量が適切な撮影画像を少なくとも1つ得られるようにすることを想定している。つまり、被写体が静止しており、かつカメラも固定されていることが前提となっている。しかし、この実施例の連写モードは、被写体が動的な物体であったり、カメラのパンニングによって被写体が変化する場合にも、適用することができる。つまり、記録時の圧縮率が各撮影画像毎に変更され、圧縮画像データのサイズが大きく変動することはないと認め、被写体が変動しても各撮影画像を適切に記録することができる。

【図面の簡単な説明】

【図1】この発明の一実施例を示すブロック図である。

【図2】図1実施例の一部を示すブロック図である。

【図3】図1実施例の動作の一部を示すフロー図である。

【図4】図1実施例の動作の他の一部を示すフロー図である。

【図5】図1実施例の動作のその他の一部を示すフロー図である。

【図6】図1実施例の動作のさらにその他の一部を示すフロー図である。

【図7】図1実施例の動作の他の一部を示すフロー図である。

【図8】図1実施例の動作の一部を示すタイミング図である。

【図9】この発明の他の実施例を示すブロック図である。

【図10】図9実施例の動作の一部を示すフロー図である。

【図11】図9実施例の動作の他の一部を示すフロー図

である。

【図12】図9実施例の動作のその他の一部を示すフロー図である。

【図13】図9実施例の動作のさらにその他の一部を示すフロー図である。

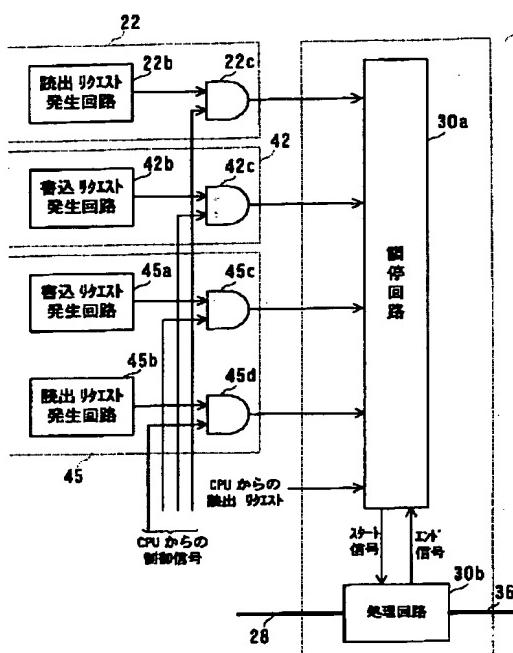
【図14】図9実施例の動作の他の一部を示すフロー図である。

【図15】図1実施例の動作の一部を示すタイミング図である。

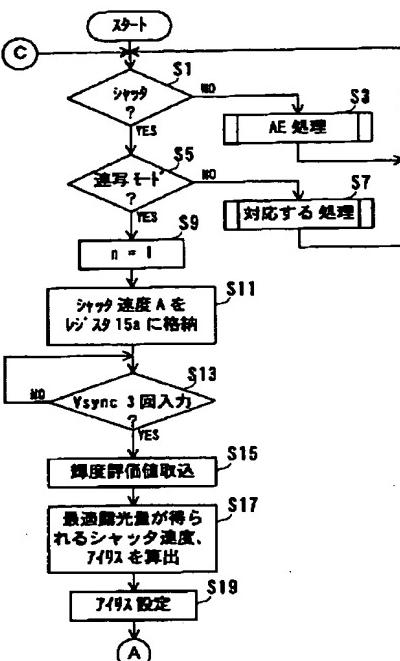
【符号の説明】

- 10 …デジタルカメラ
- 15a～15c …レジスタ
- 22 …信号処理回路
- 24 …輝度評価回路
- 30 …メモリ制御回路
- 38 …SDRAM
- 45 …JPEGコーデック
- 46 …CPU

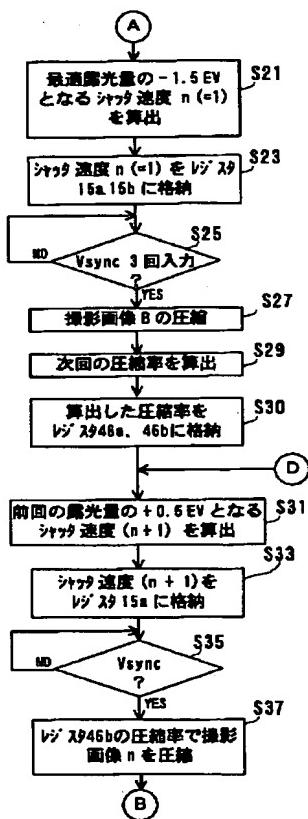
【図2】



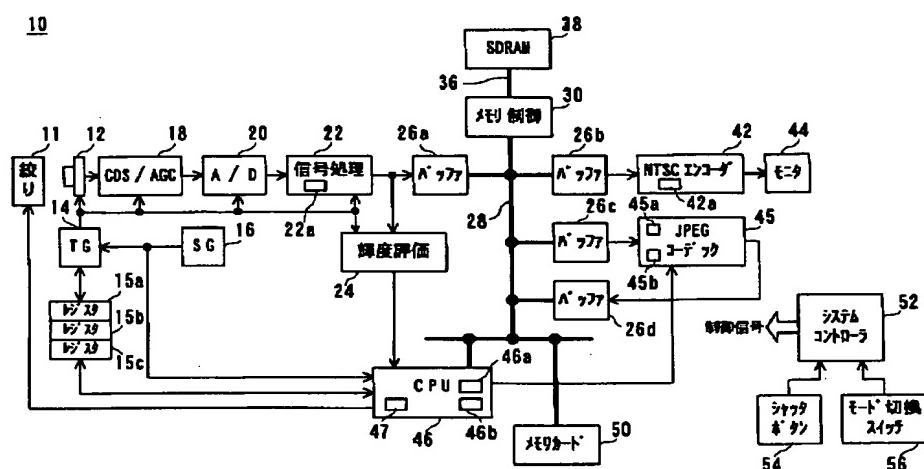
【図3】



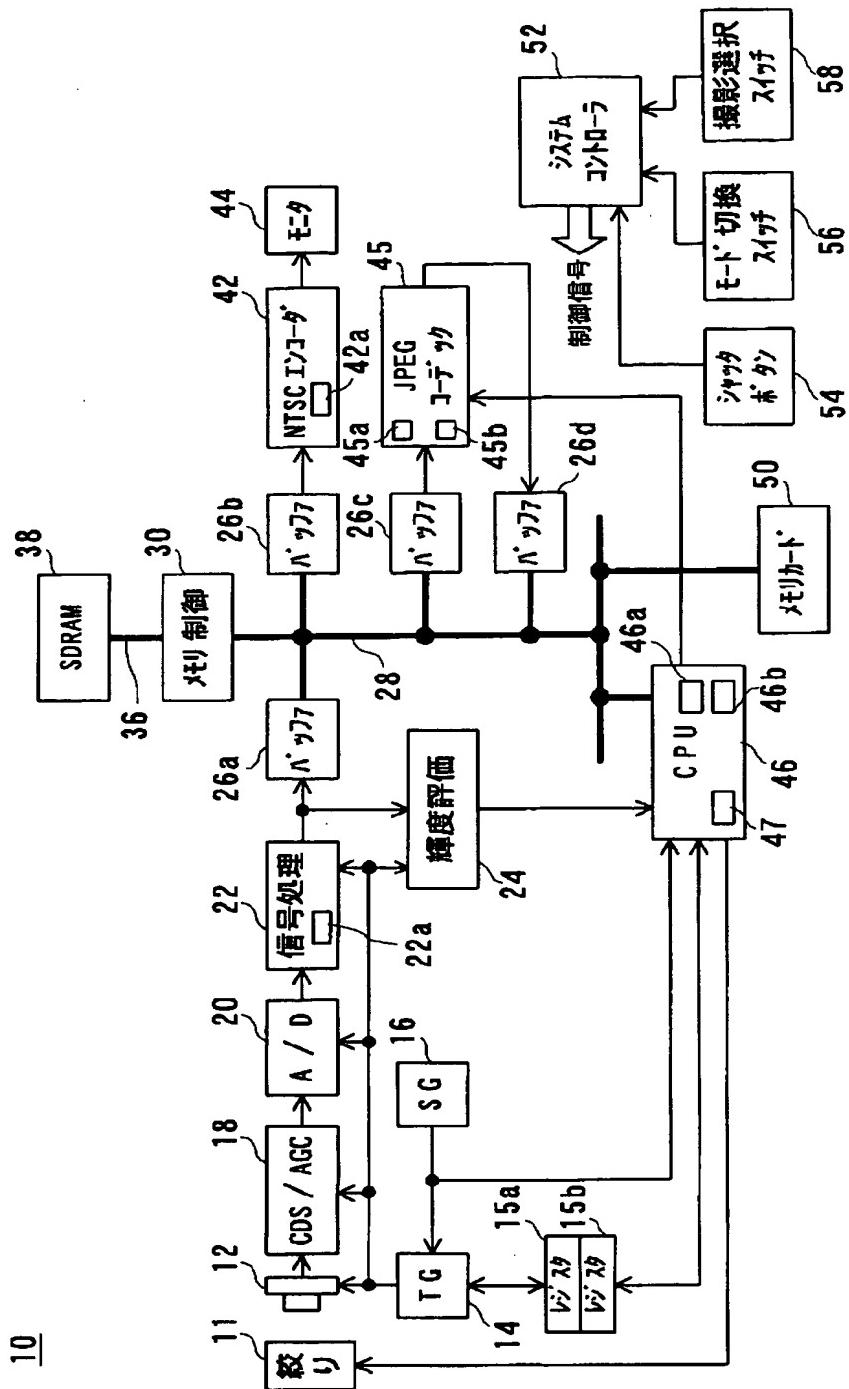
【図4】



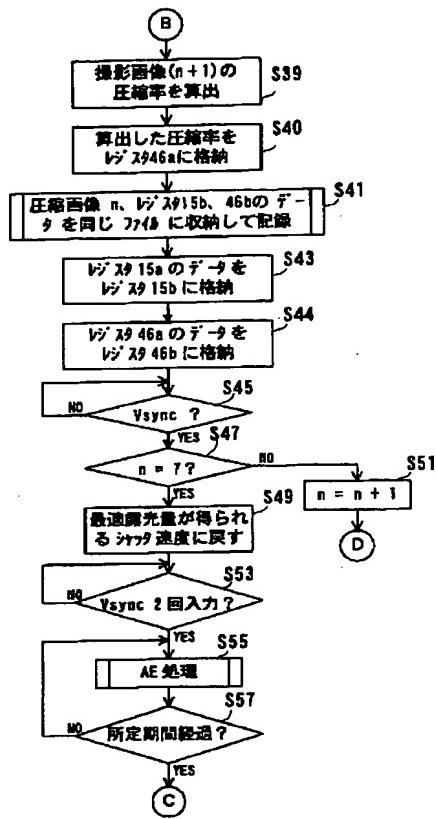
【図9】



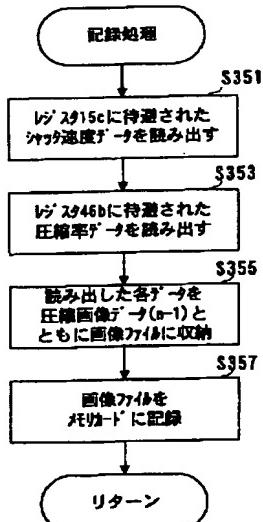
【図1】



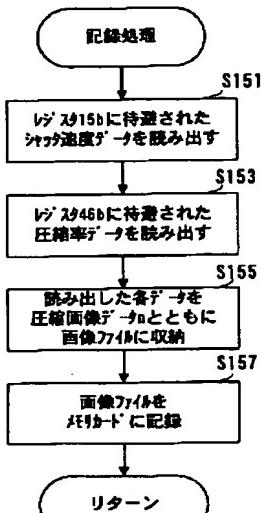
【図5】



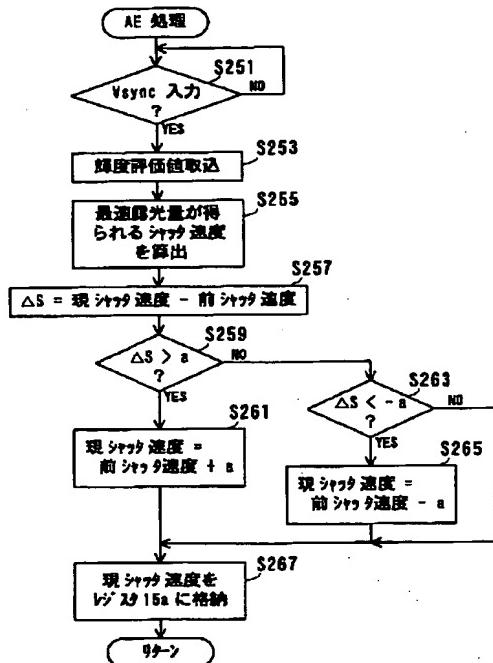
【図14】



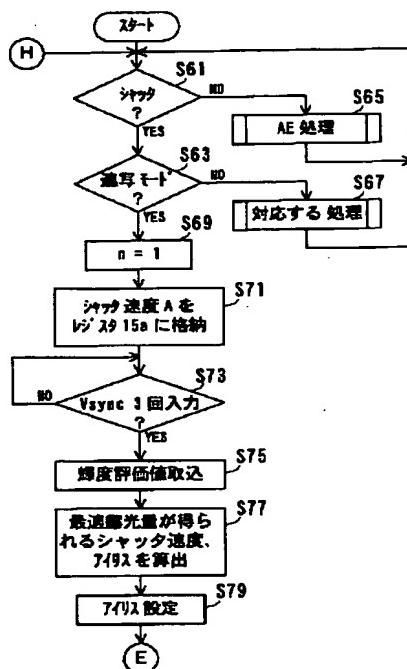
【図6】



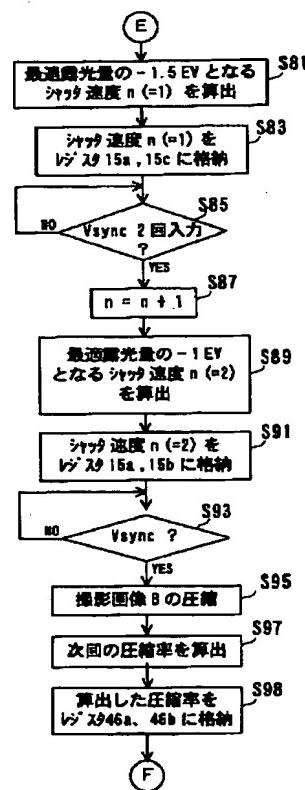
【図7】



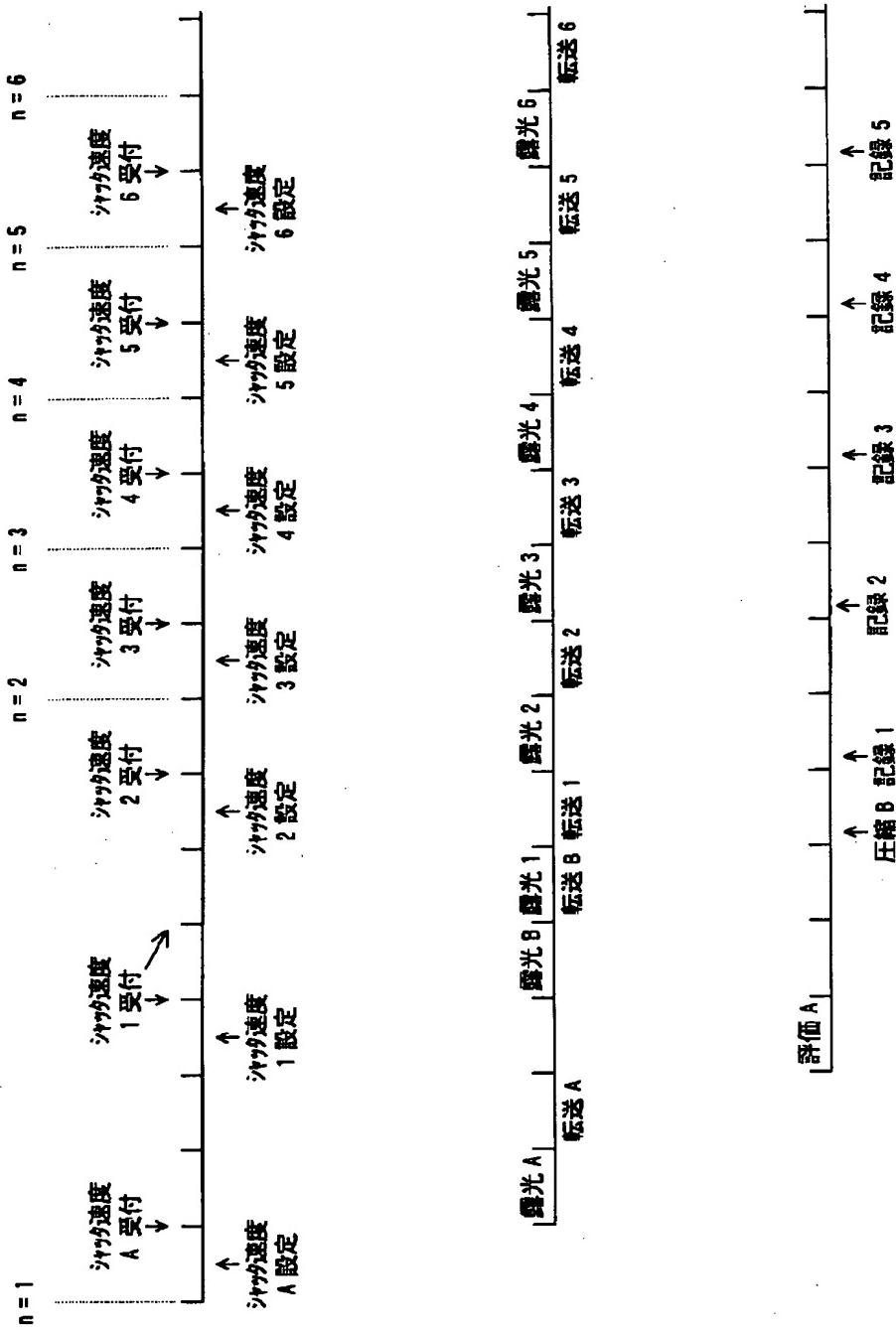
【図10】



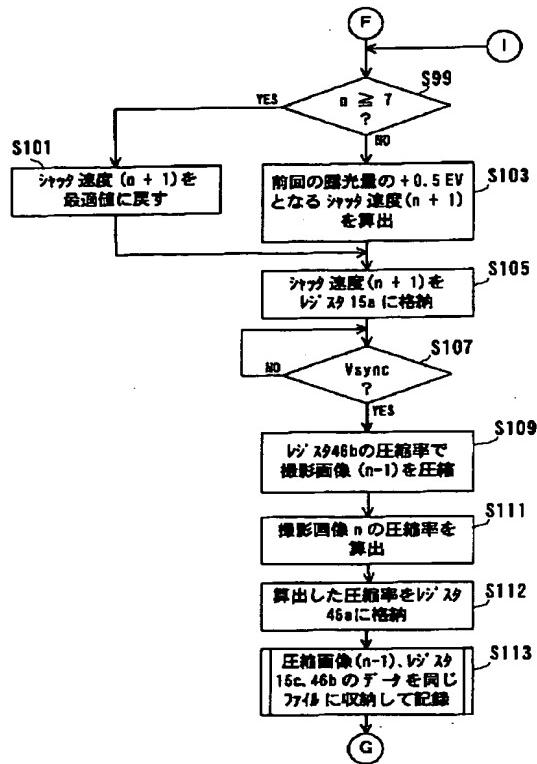
【図11】



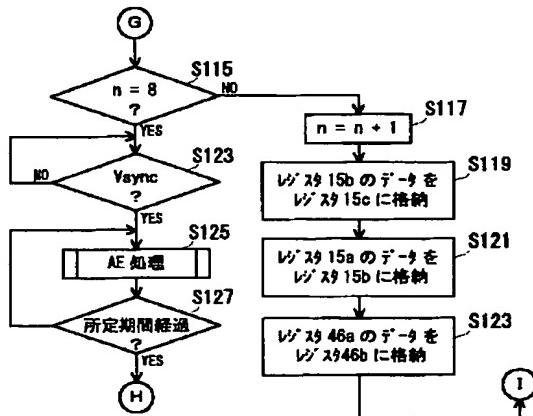
【図8】



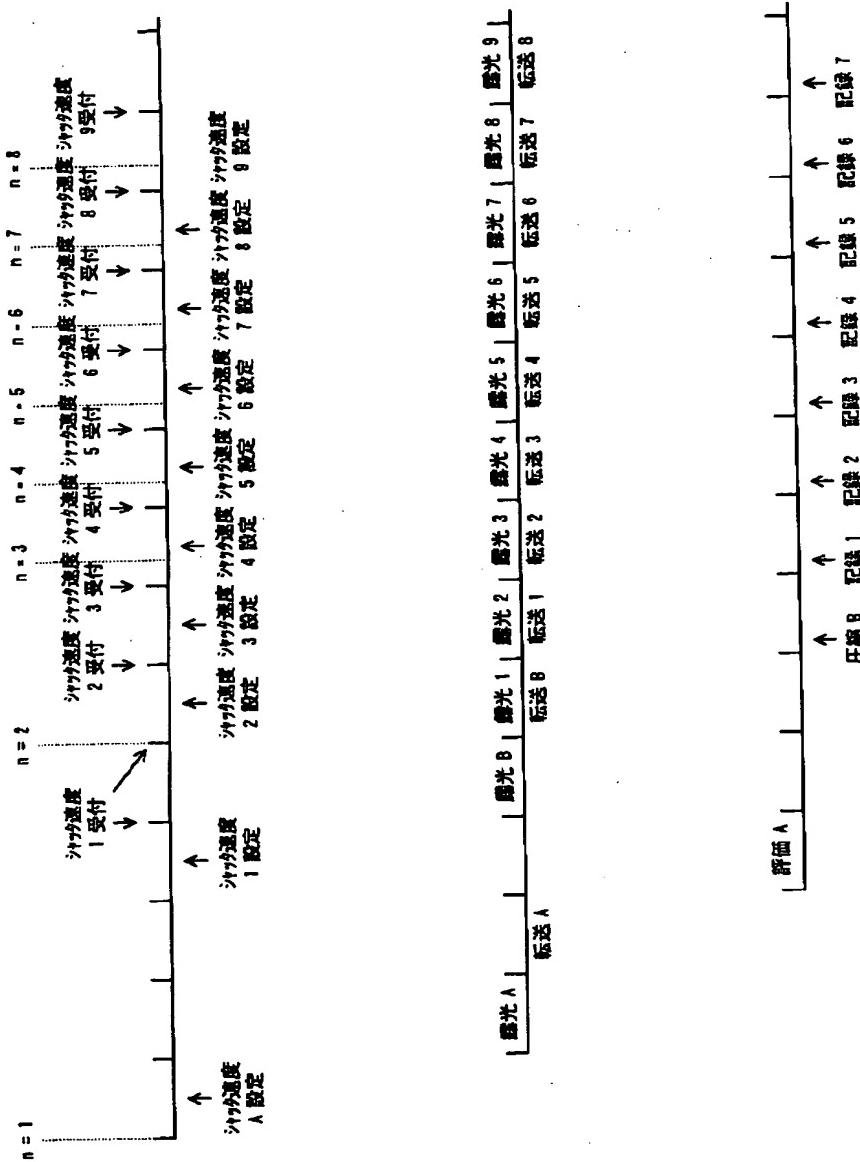
【図12】



【図13】



【図15】



フロントページの続き

F ターム(参考) 2H002 ABO1 BB01 BB05 CCO0 CCO1
 CC21 DB02 FB21 FB22 FB27
 FB84 GA00 GA05 GA06 GA57
 HA05 JA07
 2H054 AA01
 5C022 AA13 AB17 AC42 AC52 AC69

**JPO and NCIPI are not responsible for any
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

CLAIMS

[Claim(s)]

[Claim 1] The digital camera characterized by having a generating means to generate a timing signal in the digital camera which carries out the seriography of the photographic subject with mutually different light exposure, a maintenance means to hold light exposure data, an exposure means to answer said timing signal and to perform exposure by said light exposure data, and an updating means to update said light exposure data based on said timing signal.

[Claim 2] It is the digital camera according to claim 1 with which it has further the CCD imager which generates the charge corresponding to a photographic subject image, and said exposure means controls the charge storage period of said CCD imager according to said light exposure data.

[Claim 3] It is the digital camera according to claim 1 or 2 which includes a renewal means of data to update said light exposure data according to the counted value of the counter which said updating means answers directions of said directions means, and counts said timing signal, and said counter, by having further a directions means to direct said seriography.

[Claim 4] Said updating means is a digital camera including a calculation means to compute light exposure [degree] data, and a modification means to change the present light exposure data into said light exposure [degree] data according to claim 1 or 2.

[Claim 5] The digital camera according to claim 4 further equipped with a 1st shunting means to make said present light exposure data shunt after the present exposure by said present exposure data is completed, and a record means to record said present light exposure data with the present photography image based on said timing signal.

[Claim 6] Said record means is a digital camera including a data-logging means to associate a specific means to specify the present photography image data based on said timing signal, the ejection means which takes out said present exposure data which shunted with said 1st shunting means, said present photography image data, and said present exposure data of each other, and to record them according to claim 5.

[Claim 7] Said data-logging means is a digital camera including a compression means to compress into said present photography image data, a receipt means to contain the present compression image data generated by said compression means to the present image file with said present light exposure data, and a file record means to record said present image

file on a record medium according to claim 6.

[Claim 8] It is the digital camera according to claim 7 to which said compression means compresses into said present photography image data with said present compressibility which shunted with said 2nd shunting means by having further a calculation means to compute the present compressibility based on the total-pressure shrinking percentage when compressing pre-photography image data, and the data size of pre-compression image data, and a 2nd shunting means to make said present compressibility shunt.

[Claim 9] Said receipt means is a digital camera according to claim 8 which also contains the present compressibility data to said present image file.

[Claim 10] The digital camera according to claim 1 to 9 further equipped with an adjustment means to adjust the predetermined period aforementioned light exposure after termination of said seriography.

[Claim 11] Said light exposure data are a digital camera according to claim 1 containing either [at least] shutter rate data or iris data.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the digital camera which carries out the seriography of the photographic subject about a digital camera, changing light exposure especially, for example.

[0002]

[Description of the Prior Art] There is a continuous-shooting function which carries out the seriography of the photographic subject changing light exposure into one of the functions with which a **** camera is equipped. If this function is used, a photographic subject can be photoed with the optimal light exposure once [at least]. With the **** camera, since record was completed to exposure and coincidence, the photography timing at the time of such continuous shooting was accelerable in proportion to the feed rate of a film.

[0003]

[Problem(s) to be Solved by the Invention] However, it will be necessary to carry out one-frame period reservation at exposure of a CCD imager, and transfer processing of the pixel signal from a CCD imager, respectively, and will cut in these two two processing period in a digital camera. For this reason, when the time amount which record takes was also taken into consideration, compared with the **** camera, photography timing was late.

[0004] On the other hand, photography timing can be made quick if a part of last photography processing and a part of this photography processing are overlapped, since it is carrying out mutually-independent [of each processing of exposure, a transfer, and record]. However, it is necessary to change the light exposure at the time of each photography in an above-mentioned continuous-shooting function. For this reason, when a

duplication period is prepared in each photography processing, light exposure cannot be updated appropriately but there is a possibility that a continuous shooting function may not operate well.

[0005] So, the main purpose of this invention is offering the digital camera which can accelerate the photography timing at the time of continuous shooting, and can update light exposure appropriately.

[0006]

[Means for Solving the Problem] This invention is a digital camera characterized by having a generating means to generate a timing signal in the digital camera which carries out the seriography of the photographic subject with mutually different light exposure, a maintenance means to hold light exposure data, an exposure means to answer a timing signal and to perform exposure by light exposure data, and an updating means to update light exposure data based on a timing signal.

[0007]

[Function] A generating means generates a timing signal and a maintenance means holds light exposure data. An exposure means answers the timing signal outputted from the generating means, and performs exposure by the light exposure data held at the maintenance means. Moreover, an updating means updates light exposure data based on a timing signal.

[0008] An exposure means controls the charge storage period of a CCD imager by the aspect of affairs with this invention according to light exposure data. On other aspects of affairs of this invention, a seriography is directed by the directions means. With an updating means, a counter answers directions of a directions means, a timing signal is counted, and the renewal means of data updates light exposure data according to the counted value of a counter.

[0009] On the aspect of affairs of others of this invention, an updating means computes light exposure [degree] data with a calculation means, and updates the present light exposure data to light exposure [degree] data with the renewal means of data. After the present exposure by the present exposure data is completed, the 1st shunting means makes the present light exposure data shunt in the example with this invention. A record means records the present light exposure data with the present photography image based on a timing signal.

[0010] With a record means, a specific means specifies the present photography image data based on a timing signal, and an ejection means takes out the present exposure data based on a timing signal. And a record means associates the present photography image data and said present exposure data of each other, and records them. With said data-logging means, compression by the compression means is performed to the present photography image data, and the present compression image data generated by this is contained by the present image file with the present light exposure data. Such a present image file is recorded on a record medium.

[0011] The present compressibility is computed based on the total-pressure shrinking

percentage when compressing pre-photography image data, and the data size of pre-compression image data. The computed compressibility shunts temporarily. A compression means compresses into the present photography image data with the present compressibility which shunted. In addition, the present compressibility data are also contained by the present image file. On other aspects of affairs, after a seriography is completed to the pan of this invention, an adjustment means adjusts light exposure only for a predetermined period to it.

[0012]

[Effect of the Invention] Since the light exposure data held by the maintenance means were updated based on the timing signal according to this invention, the photography timing at the time of continuous shooting can be accelerated, and light exposure can be updated appropriately. The above-mentioned purpose of this invention, the other purposes, the description, and an advantage will become still clearer from the detailed explanation of the following examples given with reference to a drawing.

[0013]

[Example] With reference to drawing 1, the digital camera 10 of this example contains the CCD imager 12. The front face of the CCD imager 12 is equipped with the color filter which is not illustrated. The light figure of a photographic subject is irradiated by the CCD imager 12 through this color filter.

[0014] If an operator sets the mode setting switch 56 to a camera side, a system controller 52 will set up camera mode. Then, CPU46 starts the signal generator (SG) 16, and a Horizontal Synchronizing signal and a Vertical Synchronizing signal are outputted from the signal generator (SG) 16. TG14 answers a Vertical Synchronizing signal, reads shutter rate data from register 15a, and controls light exposure according to this shutter rate data. Specifically, the charge storage period of the CCD imager 12 is controlled by the so-called electronic shutter method. TG14 performs a perpendicular transfer and level transfer of a charge by the progressive scanning method, and reads a progressive scan camera signal from the CCD imager 12 again. A Vertical Synchronizing signal is generated every [1/] 30 seconds, consequently the camera signal of each frame is outputted from the CCD imager 12 every [1/] 30 seconds.

[0015] In addition, in the CCD imager 12 of this example, the transfer of a pixel and the exposure of the present frame which were obtained with the front frame are performed at the same frame period. The camera signal outputted from the CCD imager 12 is a signal in which each pixel has any one color component. Well-known noise rejection and level adjustment are performed to such a camera signal by CDS / AGC circuit 18, and it is changed into the camera data which are a digital signal with A/D converter 20 after that. A digital disposal circuit 22 performs YUV conversion to the camera data outputted from A/D converter 20 by the ratio of 4:2:2, and generates YUV data.

[0016] The brightness weighting network 24 incorporates only Y data among the generated YUV data, and evaluates the brightness of a photographic subject by central important photometry. And a brightness evaluation value is inputted into CPU46. CPU46 computes

the shutter speed from which the optimal light exposure is obtained based on a brightness evaluation value, and writes corresponding shutter rate data in register 15a. Such processing is performed with each frame and shutter speed is always updated by the optimum value.

[0017] In addition, the timing of CDS / AGC circuit 18, A/D converter 20, a digital disposal circuit 22, and the brightness weighting network 24 of operation is also controlled by TG14. The YUV data outputted from the digital disposal circuit 22 are also given to buffer 26a. Buffer 26a has the capacity which is constituted by SRAM of a dual port and is equivalent to the YUV data for 128 pixels. Write-in actuation to such buffer 26a is performed by buffer write-in circuit 22a prepared in the digital disposal circuit 22.

[0018] Before the YUV data written in buffer 26a are overwritten with consecutive YUV data, they are read by the memory control circuit 30. The memory control circuit 30 incorporates the read YUV data through a bus 28, and writes them in SDRAM38 through a bus 36 after that. A read-out clock rate is set up by 4 times the write-in clock rate, and, as for buses 28 and 36, only one fourth of the periods of the whole are occupied by the YUV data transfer from buffer 26a to SDRAM38.

[0019] The write-in actuation to SDRAM38 is concretely explained using drawing 2. Read-out request generating circuit 22b contained in a digital disposal circuit 22 is read to predetermined timing, and generates a request. On the other hand, write-in request generating circuit 42b contained in the NTSC encoder 42 also generates a request to predetermined timing. Such a request is outputted also from the JPEG codec 45 or CPU46. When two or more requests are inputted into mediation circuit 30a, mediation circuit 30a arbitrates each request, and gives the start signal corresponding to one of requests to processing circuit 30b.

[0020] CPU46 gives a high-level gate signal to AND circuits 22c and 42c at the time of the output of a through image. The gate is opened by this and the read-out request from a digital disposal circuit 22 and the write-in request from the NTSC encoder 42 are inputted into mediation circuit 30a. When processing the read-out request from a digital disposal circuit 22, processing circuit 30b answers a start signal, gives an address signal to buffer 26a, and reads YUV data from buffer 26a. And the read YUV data are written in SDRAM38 through a bus 36. Processing circuit 30b outputs a signal to mediation circuit 30a, whenever the writing of the YUV data for 64 pixels is completed, and it opens buses 28 and 36. It moves from mediation circuit 32a to processing of the next request. Thus, multiple-times processing of the read-out request from a digital disposal circuit 22 is carried out, and the YUV data for one frame are written in SDRAM38 over 1 / 30 seconds.

[0021] When processing the write-in request from the NTSC encoder 42, processing circuit 30b reads YUV data from SDRAM38, and writes them in buffer 26b. Like ****, processing circuit 30b generates a signal, when read-out of the YUV data for 64 pixels was completed. Such processing is repeated and the YUV data for one frame are read from SDRAM38 over 1 / 30 seconds. In addition, buffer 26b is also constituted by SRAM of a dual port, and has only the capacity which can store the YUV data for 128 pixels.

[0022] Buffer readout-circuitry 42a prepared in the NTSC encoder 42 writes in the YUV data stored in the buffer 42, and reads them by one 1/4 time [at the time] the clock rate of this. Furthermore, the read YUV data are encoded in an NTSC format. The encoded data are changed into an analog signal with the D/A converter which is not illustrated, and are outputted to a monitor 44. Consequently, a through image is displayed on a monitor 44.

[0023] As mentioned above, when outputting a through image, YUV data are accessed by Buffers 26a and 26b and SDRAM38 by DMA. That is, CPU46 starts SG16 at the time of camera mode setting, the control signal of predetermined level is given to a digital disposal circuit 22 and the NTSC encoder 42, and it does not participate in processing of image data except updating shutter rate data to predetermined timing.

[0024] An operator's actuation of the photography selecting switch 58 chooses either one-sheet photography mode and a continuous shooting mode. One-sheet photography mode is the mode which takes a photograph only once whenever the shutter carbon button 54 is pushed once, and a continuous shooting mode is the mode in which 7 times of seriographies are performed, whenever the shutter carbon button 54 is pushed once. If an operator chooses one-sheet photography mode and pushes the shutter carbon button 54, CPU46 will drop on a low level the gate signal to AND-circuit 42c shown in drawing 2, and will apply the gate to a write-in request. Consequently, read-out of the YUV data from SDRAM38 is stopped. From a digital disposal circuit 22, YUV data are outputted successingly and the writing to SDRAM38 is continued.

[0025] CPU46 incorporates the brightness evaluation value outputted from the brightness weighting network 24 after actuation of the shutter carbon button 54, and computes the optimal shutter speed and the optimal iris from this brightness evaluation value. And while writing optimal shutter rate data in register 15a, it extracts according to the optimal iris data, and the amount of drawing of a unit 11 is changed. If the YUV data for one frame generated after the setup of the optimal shutter speed and the optimal iris are written in SDRAM38, CPU46 will also drop on a low level the gate signal to AND-circuit 22c shown in drawing 2. The gate is applied also to a read-out request by this, and the write-in actuation to SDRAM38 is stopped. Thus, the YUV data stored in SDRAM38 are recorded on a memory card 50 through the JPEG compression explained below. In addition, the YUV data with which record processing is performed are defined as the expedient top of explanation, and photography image data.

[0026] With reference to drawing 2, CPU46 inputs AND-circuit45c and the gate signal high-level to 45d which were formed in the JPEG codec 45. For this reason, the request outputted to predetermined timing is given to mediation circuit 30a through AND circuits 45c and 45d from write-in request generating circuit 45a and read-out request generating circuit 45b. Mediation circuit 30a arbitrates each request, and inputs a predetermined start signal into processing circuit 30b.

[0027] At the time of processing of a write-in request, processing circuit 30b reads photography image data from SDRAM38, and writes it in buffer 26c through a bus 28. The photography image data written in buffer 26c is read by buffer readout-circuitry 45a

prepared in the JPEG codec 45, and JPEG compression is performed to it. The generated compression image data is stored in buffer 26d by buffer write-in circuit 45b after that. Processing circuit 30b answers a read-out request from the JPEG codec 45, and reads compression image data from buffer 26b. And the read compression image data is again written in SDRAM38. As a result of repeating such processing, the compression image data which compressed photography image data is obtained by SDRAM38. In addition, Buffers 26c and 26d are also constituted by SRAM of the dual port which can store the YUV data for 128 pixels.

[0028] When the writing of the compression image data to SDRAM38 is completed, CPU46 is read to mediation circuit 30a, and gives a request. This is answered and compression image data is read from SDRAM38. CPU46 contains the read compression image data to an image file with the shutter rate data at the time of photography, and the compressibility data at the time of compression, and records this image file on a memory card 50. Thus, record processing of a photography image is completed. In addition, shutter rate data were contained to the image file because it was necessary to satisfy exif which is one of the specification of a digital camera.

[0029] Photography image data is also written in SDRAM38 by DMA, and JPEG compression is performed to it so that the above explanation may show. CPU46 updates shutter speed and an iris before photography, gives the control signal of predetermined level to a digital disposal circuit 22, the JPEG codec 45, and the NTSC encoder 42, and does not participate in processing of photography image data except recording the compression image data stored in SDRAM38 on a memory card 50.

[0030] When an operator chooses a continuous shooting mode, a line crack and the photography image data of seven frames are generated for photography 7 times with mutually different light exposure. And each photography image data is contained by the image file through JPEG compression, and an image file is recorded on a memory card 50. Each photography processing (processing from exposure to record) takes a three-frame period. That is, an one-frame period is needed for the record processing which includes an one-frame period in exposure and includes an one-frame period and compression in a transfer (writing to SDRAM38). However, in shifting to this photography processing, after the last photography processing is completed, continuous shooting takes time amount.

[0031] For this reason, in this example, in order to make photography timing quick, it is made to perform record processing of the last photography image and exposure of this photography image with the same frame. Moreover, since it is necessary to change the light exposure of each photography image, the shutter rate data stored in register 15a have been updated to predetermined timing. Furthermore, even after exposure is completed, he is trying to hold shutter rate data to another register 15b, in order to write the photography image and shutter rate data which are related mutually in the same image file.

[0032] In camera mode, CPU46 processes the routine shown in drawing 3 - drawing 7. First, it judges whether the shutter carbon button 54 was pushed at step S1. If it is "NO"

here, the subroutine of the air entrainment shown in drawing 7 at step S3 will be processed, and it will return to step S1. For this reason, regulating [of shutter speed] automatically is performed also at the time of the output of a through image. A push on the shutter carbon button 54 distinguishes whether CPU46 is judged to be "YES" at step S1, then it is step S5, and the present mode is one-sheet photography mode, or it is a continuous shooting mode. If it is in one-sheet photography mode, processing which corresponds at step S7 will be performed, and it will return to step S1, but if it is a continuous shooting mode, it will progress to step S9.

[0033] In step S9, counted value n of a counter 47 is set to "1", and then the shutter rate data A (= initial value) are stored in register 15a at step S11. Then, it judges whether the Vertical Synchronizing signal was inputted 3 times at step S13, and if it is "YES", a brightness evaluation value will be incorporated from the brightness weighting network 24 at step S15. That is, after the shutter rate data A are set up so that drawing 8 may show, it cuts in an one-frame period to a transfer of the photography image A obtained by the exposure A at the rate by one-frame period starting and this. A Vertical Synchronizing signal is generated 3 times at this period, and the brightness evaluation value corresponding to shutter speed A is acquired after that. For this reason, after being judged as "YES" at step S13, a brightness evaluation value is incorporated.

[0034] CPU46 computes the shutter speed and the iris from which the optimal light exposure is obtained based on a brightness evaluation value, and it is step S19, and it is step S17 and it sets [extracts the computed iris and] it as a unit 11. Moreover, shutter speed n (= 1) set to -1.5EV of the optimal light exposure at step S21 is computed, and the shutter rate data n are stored in register 15a ** at step S23 at 15b. Then, if a Vertical Synchronizing signal is inputted 3 times, CPU46 will be judged to be "YES" at step S25, and will progress to step S27. While a Vertical Synchronizing signal is inputted 3 times, a transfer (transfer B) of photography image data B obtained by Exposure B and this in the shutter speed 1 shown in drawing 8 is performed, and photography image data B is stored in SDRAM38.

[0035] For this reason, CPU46 is step S27 and orders the JPEG codec 45 to perform the compression processing with initial value Xb. According to this, the JPEG codec 45 requests read-out of photography image data B to the memory control circuit 20, and performs compression processing with initial value Xb to photography image data B. The JPEG codec 45 requests the writing of compression image data B to the memory control circuit 30 again, consequently compression image data B is written in SDRAM38. After that, CPU46 requests read-out of compression image data B to the memory control circuit 30 at step S29, and detects the size Yb of read compression image data B. And the next compressibility X1 is computed based on size Yb, initial value Xb, and target size Z. Specifically, several 1 is calculated. At step S30, the computed compressibility X1 is stored in Registers 46a and 46b after that.

[0036]

[Equation 1] $(Yb/Z) \times Xb = X1$ step S31, the shutter speed (n+1) used as +0.5EV of the last

light exposure is computed, and then this shutter rate data (n+1) is stored in register 15a at step S33. And after a Vertical Synchronizing signal is inputted once, it shifts to step S37, and compression processing of photography image data n is performed at this step. The writing to SDRAM38 of photography image data n is performed with the same frame as a setup of shutter speed (n+1) so that drawing 8 may show. And when judged as "YES" at step S35, photography image data n is secured to SDRAM38. That is, photography image data n is specified. CPU46 is step S37 and performs compression processing to photography image data n stored in SDRAM38. At this time, the compressibility Xn stored in register 46b is given to the JPEG codec 45. In addition, "n" of "Xn" corresponds to counted value n, and the photography image data 1 is compressed with the above-mentioned compressibility X1.

[0037] If compression image data n is obtained by processing of step S37, CPU46 is step S39, will detect the size Yn of compression image data n, and will compute the next compressibility X (n+1) by several two. The computed compressibility X (n+1) is stored in register 46a at step S40.

[0038]

[Equation 2] $(Y_n/Z) \times X_n = X_{(n+1)}$

CPU46 processes the subroutine shown in drawing 6 at step S41 after that, and records it on a memory card 50 with the compressibility data stored in shutter rate data and register 46b in which compression image data n was stored by register 15b. That is, shutter rate data and compressibility data are first read from Registers 15b and 46b by each of steps S151 and S153. Next, at step S155, each read data is contained to image file n with compression image data n. And image file n is recorded on a memory card 50 at step S157.

[0039] Return to drawing 5, the shutter rate data of register 15a are made to shunt to register 15b at step S43, and the compressibility data of register 46a are made to shunt to register 46b at step S44. An input of a Vertical Synchronizing signal once judges whether counted value n is equal to "7" at step S45. If it is "YES" here, it will progress to step S49, but if it is "NO", after incrementing counted value n at step S51, it will return to step S31. Consequently, processing of steps S31-S51 is repeated until it is judged as "YES" at step S45.

[0040] While the shutter speed (shutter speed 5) of a photography [degree] image is set as register 15a with the following frame on which record processing (for example, record 3) of a pre-photography image was performed so that drawing 8 may show, a transfer (transfer 4) of the present photography image is performed. And record (record 4) of the present photography image and exposure (exposure 5) of a photography [degree] image are performed with the following frame. The shutter rate data (shutter speed 5) of the photography [degree] image set as register 15a are moved to register 15b with the following frame, and are written in an image file the two frames after. That is, the shutter speed relevant to record and coincidence of a photography [degree] image (photography image 5) is recorded.

[0041] Moreover, the compressibility data (X4) computed at the time of compression of a

pre-photography image (for example, photography image 3) are stored in register 46a, and after record of a pre-photography image is completed, the compressibility data (X4) of register 46a are moved to register 46b. And compression processing is performed with the compressibility data (X4) stored in RAM46b at the time of record of the present photography image (photography image 4). Since the amount of data of photography image data changes by changing light exposure, if compressibility is always fixed, the amount of data of compression image data will also change. In order to suppress fluctuation of such the amount of data, the compressibility of the present photography image data is computed based on the size, the last compressibility, and target size of pre-compression image data.

[0042] If record processing of a photography image is performed 7 times, CPU46 will be judged to be "YES" at step S47. And shutter speed is returned to the shutter speed from which the optimal light exposure is obtained at step S49. That is, the data of register 15a are updated to optimal shutter rate data. Two frames after the optimal shutter speed is set up, the photography image data corresponding to this optimal shutter speed is obtained by SDRAM38. For this reason, CPU46 progresses to S55 from step S53, after a Vertical Synchronizing signal is inputted twice, and it performs the same air entrainment as step S3. It judges whether the predetermined period (for example, five-frame period) passed, at step S57, if it is "NO", it will return to step S55, but if it is "YES", it will return to step S1.

[0043] Although the optimal shutter speed is set up at step S49, this shutter speed is a rate computed at step S17 in front of continuous-shooting initiation. That is, the photographic subject is changing at the continuous-shooting termination time, and there is fear which is not the optimal for the present photographic subject. For this reason, air entrainment same also after continuous-shooting termination is performed, and the shutter carbon button 54 is made into the invalid until a predetermined period passes. Consequently, the shutter speed and the iris from which an exact brightness evaluation value can be acquired at the time of next photography, as a result the optimal light exposure is obtained are correctly computable.

[0044] With reference to drawing 7, air entrainment is explained in detail. CPU46 judges first whether the Vertical Synchronizing signal was inputted at step S251. If it is "YES" here, the shutter speed from which a brightness evaluation value is incorporated at step S253, and the optimal light exposure is obtained at step S255 will be computed. Next, at step S257, front shutter speed is subtracted from the computed present shutter speed, and it asks for both difference delta S. Then, it is steps S259 and S263, and Difference delta S is compared with the predetermined value a and -a. The value which added the predetermined value a to front shutter speed at step S261 when it was $\Delta S > a$ is made into the present shutter speed, and if it is $\Delta S < a$, let the value which subtracted the predetermined value a from said shutter speed at step S263 be the present shutter speed. On the other hand, if either of steps S259 and S263 is "NO", a change of the present shutter speed will not be made. Then, the return of the present shutter speed is stored and carried out to register 15a at step S267. Thus, shutter speed always doubles with an optimum value.

[0045] Register 15c is added with reference to drawing 9, the CCD imager 12 transmits a pre-photography image with the same frame as exposure of the present photography image, and the digital camera 10 of other examples is the same as the drawing 1 example except for the point of processing the routine which CPU46 shows to drawing 10 - drawing 14. For this reason, about the overlapping part, explanation is omitted as much as possible.

[0046] Exposure of the present photography image and a transfer of a pre-photography image are performed with the same frame, and exposure timing becomes quicker than the drawing 1 example so that drawing 15 may show. That is, although exposure is performed every two frames in the R> drawing 1 1 example, exposure is performed for every frame in this example. However, the point that TG14 answers a Vertical Synchronizing signal, reads shutter rate data from register 15a, and is exposed with this shutter speed, and the point of requiring a three-frame period by record from exposure are the same as the drawing 1 example. Consequently, two of three frames required for processing of each photography image overlap mutually. If it puts in another way, exposure of a photography [degree] image, transfer of the present photography image, and record of a pre-photography image will be performed with the same frame.

[0047] Thus, since the timing of signal processing differs from the drawing 1 example, CPU46 processes the routine shown in drawing 10 - drawing 14. However, steps S61-S81 are the same as steps S1-S21 shown in drawing 3 and drawing 4. While an iris is first set as an optimum value, the shutter speed 1 used as -1.5EV of the optimal light exposure is computed by these processings.

[0048] The shutter rate data 1 are stored in Registers 15a and 15c at step S83. And if a Vertical Synchronizing signal is inputted twice, it will be judged as "YES" at step S85, and counted value n of a counter 47 will be incremented at step S87. Then, the shutter speed 2 which serves as -1EV of the optimal light exposure at step S89 is computed, and the shutter rate data 2 are stored in Registers 15a and 15b at step S91. If a Vertical Synchronizing signal is inputted once [further], CPU46 will be judged to be "YES" at step S93, and will progress to step S95.

[0049] After the shutter carbon button 54 is operated, when a Vertical Synchronizing signal is inputted a total of 7 times and it is judged as "YES" at step S93, photography image data B obtained by the exposure B of the 5th frame is stored in SDRAM38. For this reason, CPU46 computes the compressibility which performs compression processing to photography image data B at step S95, and is used for next compression processing from the size of compression image data B at step S97. The computed compressibility data are stored in Registers 46a and 46b at step S98.

[0050] In addition, in step S95, the JPEG codec 45 is ordered like **** to perform compression by initial value Xb, and the next compressibility X1 is computed also at step S97 according to above-mentioned several 1. At step S99, it judges whether counted value n is more than "7." If it is "NO", the shutter speed (n+1) used as +0.5EV of the light exposure last at step S103 will be computed. On the other hand, if it is "YES", shutter speed (n+1) will be returned to the rate from which the optimal light exposure is obtained

at step S101. And at step S105, the computed shutter rate data (n+1) are stored in register 15a.

[0051] In addition, the shutter rate data 3 are stored in register 15a in processing of the 1st step S105. By processing of this step S105, and processing of the above-mentioned steps S83 and S91, the shutter rate data 3, 2, and 1 are stored in Registers 15a-15c, respectively. That is, continuous shutter rate data of three frames are stored in Registers 15a-15c.

[0052] If a Vertical Synchronizing signal is inputted once, CPU46 will be judged to be "YES" at step S107. Since photography image data (n-1) is stored in SDRAM38, CPU46 is step S109 and performs compression processing to photography image data (n-1) according to the compressibility data of register 46b. Furthermore at step S111, next compressibility is computed based on the size of compression image data (n-1). Several 2 above-mentioned calculation is performed also at this time. The obtained compressibility is stored in register 46a at step S112.

[0053] At step S113, the subroutine shown in drawing 14 is processed, and it relates with the compressibility data (n-1) stored in shutter rate data and register 46b in which compression image data was stored by register 15c, and records. That is, the shutter rate data which shunted to register 15c at step S351 first are read, and the compressibility data which shunted to register 46b at step S353 next are read. Then, at step S355, each data and compression image data (n-1) which were read are contained to the same image file. And this image file is recorded on a memory card 50 at step S357.

[0054] CPU46 judges after that whether counted value n is "8" at step S115 of drawing 13. If it is "NO" here, a counter 47 will be incremented at step S117. Then, the data of register 15b are made to shunt to register 15c at step S119, and the data of register 15a are made to shunt to register 15b at step S121. Furthermore, the data of register 46a are made to shunt to register 46b at step S123, and it returns to step S99 after that. That is, in the following step S113, desired shutter rate data are written in an image file by the shutter rate data of register 15b being moved to register 15c. Moreover, since the shutter rate data of register 15a are moved to register 15b, shutter rate data are not eliminated by processing of next step S105. It can prevent that become recordable [the compression with desired compressibility, and desired data], and the present compressibility data are eliminated with compressibility [degree] data by the data of register 46a being moved to register 46b also about compressibility data.

[0055] Each shutter rate data is shifted from Registers 15a and 15b to Registers 15b and 15c, and since the newly computed shutter rate data are stored in register 15a at the following step S105, shutter rate data predetermined [continuous / three] are always secured to Registers 15a-15c. With reference to drawing 15, the photography image data stored in SDRAM38 is updated for every frame. For this reason, in each frame, every two photography images which record processing has not completed exist. For example, the photography image 3 is under transfer and is exposing the photography image 4 with the frame to which shutter speed 5 is set. And record processing is performed to each photography image two frames after an exposure initiation time. For this reason, it is

moved to register 15c, shutter rate covering [which were stored in register 15a] them during the two-frame period, and they are contained by the image file after that. Consequently, the compression image data, shutter rate data, and compressibility data which are related mutually are contained by the same image file.

[0056] If the increment of the counted value n is carried out to "8", CPU46 will be judged to be "YES" at step S115. And a Vertical Synchronizing signal waits to be inputted once and shifts to the air entrainment of step S125. In the R> drawing 1 example, after returning shutter speed to an optimum value and inputting a Vertical Synchronizing signal twice, it shifts to AE. On the other hand, in this example, after counted value n amounts to "7", shutter speed is returned to an optimum value at steps S101 and S105. Furthermore, when counted value n takes 8, it shifts to S123 from step S115. That is, in this example, step S49 of drawing 5 and the same step are prepared in the loop formation which consists of steps S99-S121.

[0057] At step S125, the same air entrainment as the drawing 1 example is performed. And after carrying out predetermined period progress, it returns to step S61. The reason for performing such air entrainment during the predetermined period, after continuous shooting is completed is the same as the drawing 1 example. In addition, in this example, since the actuation in program AE mode was explained, the iris at the time of continuous shooting has changed light exposure with shutter speed by immobilization. However, it cannot be overemphasized that this invention is applicable also to the shutter speed priority mode which considers shutter speed as immobilization and changes an iris gradually.

[0058] Moreover, although light exposure was controlled by this example by the electronic shutter method, you may make it control light exposure by the MEKASHATTA method. Furthermore, the continuous shooting mode of this example photos a stationary photographic subject with different light exposure, and assumes enabling it to obtain at least one photography image with suitable light exposure. That is, it is the requisite that the photographic subject is standing it still and the camera is also being fixed. However, the continuous shooting mode of this example can be applied, also when a photographic subject is a dynamic body or a photographic subject changes with panning of a camera. That is, since the compressibility at the time of record is changed for every photography image and the size of compression image data is not changed sharply, even if it changes a photographic subject, each photography image is appropriately recordable.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing one example of this invention.

[Drawing 2] It is the block diagram showing a part of drawing 1 example.

[Drawing 3] It is the flow Fig. showing a part of actuation of the drawing 1 example.

[Drawing 4] It is the flow Fig. showing a part of other actuation of the drawing 1 example.

[Drawing 5] It is the flow Fig. showing a part of others of actuation of the drawing 1 example.

[Drawing 6] It is the flow Fig. showing other [a part of] in the pan of actuation of the drawing 1 example.

[Drawing 7] It is the flow Fig. showing a part of other actuation of the drawing 1 example.

[Drawing 8] It is the timing chart showing a part of actuation of the drawing 1 example.

[Drawing 9] It is the block diagram showing other examples of this invention.

[Drawing 10] It is the flow Fig. showing a part of actuation of the drawing 9 example.

[Drawing 11] It is the flow Fig. showing a part of other actuation of the drawing 9 example.

[Drawing 12] It is the flow Fig. showing a part of others of actuation of the drawing 9 example.

[Drawing 13] It is the flow Fig. showing other [a part of] in the pan of actuation of the drawing 9 example.

[Drawing 14] It is the flow Fig. showing a part of other actuation of the drawing 9 example.

[Drawing 15] It is the timing chart showing a part of actuation of the drawing 1 example.

[Description of Notations]

10 .. Digital Camera

15a-15c .. Register

22 .. Digital Disposal Circuit

24 .. Brightness Weighting Network

30 .. Memory Control Circuit

38 .. SDRAM

45 .. JPEG Codec

46 .. CPU